

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-173503

(43)Date of publication of application : 13.07.1993

(51)Int.Cl.

G09G 3/36
G02F 1/133

(21)Application number : 03-338866

(71)Applicant : FUJITSU LTD

(22)Date of filing : 20.12.1991

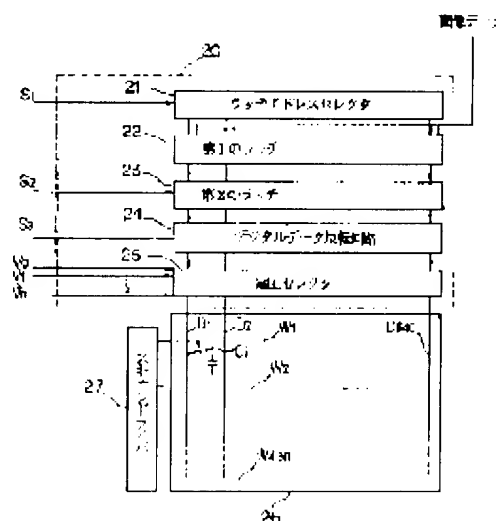
(72)Inventor : ITOKAZU MASASHI
YAMAGUCHI TADAHISA
ODA MASAMI

(54) DATA DRIVER CIRCUIT FOR LIQUID CRYSTAL DISPLAY DEVICE

(57)Abstract:

PURPOSE: To realize a pseudo non-interlace display by eliminating the need for line memory.

CONSTITUTION: In the data driver circuit 20 of a liquid crystal display device 26 provided with a first and a second latches 22, 23 having the capacity corresponding by one display row of the image data of an interlace system and transferring the image data from the first latch 22 to the second latch 23 after fetching the image data by one display row into the first latch 22 and selecting a gradation voltage corresponding to the gradation of the output of the second latch 23 and applying it to a liquid crystal cell, a gradation voltage replacing means 25 reading twice the holding content of the second latch 23 and providing a polarity inverting means 24 inverting the polarity of the reading data of one side and further replacing the order of the gradation voltage data of one side and further replacing the order of the gradation voltage corresponding to the reading data of one side is provided.



LEGAL STATUS

[Date of request for examination]

13.03.1998

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平5-173503

(43)公開日 平成5年(1993)7月13日

(51)Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
G 0 9 G 3/36		7319-5G		
G 0 2 F 1/133	5 7 5	7820-2K		

審査請求 未請求 請求項の数2(全12頁)

(21)出願番号 特願平3-338866

(22)出願日 平成3年(1991)12月20日

(71)出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中1015番地

(72)発明者 糸数 昌史

神奈川県川崎市中原区上小田中1015番地

富士通株式会社内

(72)発明者 山口 忠久

神奈川県川崎市中原区上小田中1015番地

富士通株式会社内

(72)発明者 小田 雅美

神奈川県川崎市中原区上小田中1015番地

富士通株式会社内

(74)代理人 弁理士 井桁 貞一

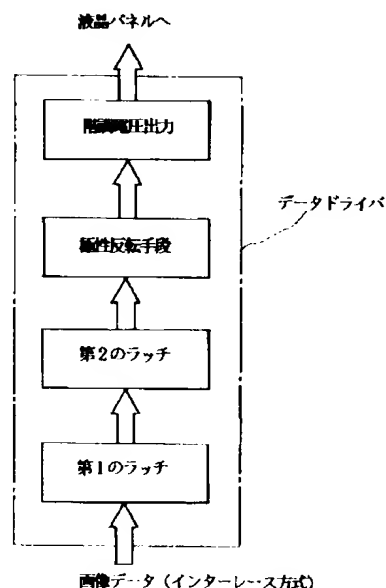
(54)【発明の名称】 液晶表示装置のデータドライバ回路

(57)【要約】 (修正有)

【目的】ラインメモリを不要にして擬似的なノンインターレース表示を実現することを目的とする。

【構成】インターレース方式の画像データの1表示行分に相当する容量をもつ第1及び第2のラッチを備え、1表示行分の前記画像データを第1のラッチに取り込んだ後、該第1のラッチから第2のラッチへと画像データを転送し、該第2のラッチの出力の階調に応じた階調電圧を選択して液晶セルに与える液晶表示装置のデータドライバ回路において、前記第2のラッチの保持内容を2度読みするとともに、一方の読み出しデータの極性を反転する極性反転手段を備え、又、一方の読み出しデータに対応する階調電圧の順番を入れ替える階調電圧入れ替え手段を備える。

本発明の原理図



【特許請求の範囲】

【請求項1】インターレース方式の画像データの1表示行分に相当する容量をもつ第1及び第2のラッチを備え、

1表示行分の前記画像データを第1のラッチに取り込んだ後、

該第1のラッチから第2のラッチへと画像データを転送し、

該第2のラッチの出力の階調に応じた階調電圧を選択して液晶セルに与える液晶表示装置のデータドライバ回路において、

前記第2のラッチの保持内容を2度読みするとともに、一方の読み出しデータの極性を反転する極性反転手段を備えたことを特徴とする液晶表示装置のデータドライバ回路。

【請求項2】インターレース方式の画像データの1表示行分に相当する容量をもつ第1及び第2のラッチを備え、

1表示行分の前記画像データを第1のラッチに取り込んだ後、

該第1のラッチから第2のラッチへと画像データを転送し、

該第2のラッチの出力の階調に応じた階調電圧を選択して液晶セルに与える液晶表示装置のデータドライバ回路において、

前記第2のラッチの保持内容を2度読みするとともに、前記一方の読み出しデータに対応する階調電圧の順番を入れ替える階調電圧入れ替え手段を備えたことを特徴とする液晶表示装置のデータドライバ。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、インターレース方式の画像データを表示する液晶表示装置のデータドライバ回路に関し、特に、同一内容で且つ極性の異なるデータを2ライン続けて表示する液晶表示装置のデータドライバ回路に関する。液晶表示装置にインターレース方式（飛び越し走査方式とも言う）の画像を表示する場合、液晶のデータ保持特性のために、連続するフィールド画面に重なりを生じて2重画像になることがある。

【0002】インターレース方式では、液晶表示装置の表示行（スキャンライン）を1つ置きに走査して1つのフィールド画面を再現し、次のフィールド画面で残りの表示行を走査するため、それぞれの表示行の内容（液晶セルの内容）が2回先のフィールド画面にならなければリフレッシュ（更新）されないからである。したがって、連続するAフィールドとBフィールドの画面が異なる（例えば動画のように）場合には、A、Bフィールドの画面が重なって見えるから、表示品質を著しく損なう。

【0003】

【従来の技術】そこで、本出願人は、先に「マトリクス液晶パネルの表示方法」（特願平3-324699号平成3年12月9日出願）を提案している。この先願の技術は、インターレース方式の画像データをラインメモリ（1表示行分の記憶容量をもつ）に保持し、このデータを2度読みしてデータドライバに与え、2ライン続けて同一データを表示する。これによれば、擬似的なノンインターレース表示を実現でき、フィールドごとに全ての表示行のデータをリフレッシュして2重画像を回避できる。

【0004】また、2度読みデータの一方をデータ反転回路によって極性反転し、異なる極性のデータで2ライン表示を行うので、交流化パターンの移動に伴うフリッカを回避することができる。図8は先願技術に係る液晶表示装置の要部構成図である。図において、10は出力反転信号によりインターレース方式の人力画像デジタルデータの極性を反転したり非反転したりするデータ反転回路であり、ラッチアドレスセクタ11は、1水平走査期間の間に2度スイープするラッチクロック信号aに同期して1〜640までのアドレス信号を2回発生する。第1のラッチ12は、1回目のアドレス信号に従ってドライバ外部から入力される画像データを1〜640までのアドレスに順次に取り込むとともに、2回目のアドレス信号に従って再び入力される同じ画像データ（但し、データ反転回路により極性反転されたデータ）を1〜640までのアドレスに順次に取り込む。すなわち、2度入力された同一データが非反転、反転されて、2度にわたって第1のラッチ12に取り込まれる。

【0005】第1のラッチ12に取り込まれたデータは、1水平走査期間の間に2度発生するラッチ信号bに同期して第2のラッチ13に転送され、この第2のラッチ13のデータ内容に応じた階調電圧が、電圧セクタ14から液晶パネルPへと出力される。これによれば、インターレース方式の1走査線分の画像データを、2表示行（スキャンライン）にわたって表示でき、擬似的なノンインターレース表示を実現できる。

【0006】

【発明が解決しようとする課題】しかしながら、かかる先願の技術にあつては、擬似的なノンインターレース表示を実現して2重画像やフリッカを抑制できる点で有効であるが、1スキャンライン分の画素数に相当する記憶容量のラインメモリをデータドライバ外に備える必要があり、装置コストの観点から見た場合に未だ改善すべき余地がある。

【0007】そこで、本発明は、ラインメモリを不要にして擬似的なノンインターレース表示を実現することを目的とする。

【0008】

【課題を解決するための手段】本発明は、上記目的を達成するためその原理図を図1に示すように、インターレ

ース方式の画像データの1表示行分に相当する容量をもつ第1及び第2のラッチを備え、1表示行分の前記画像データを第1のラッチに取り込んだ後、該第1のラッチから第2のラッチへと画像データを転送し、該第2のラッチの出力の階調に応じた階調電圧を選択して液晶セルに与える液晶表示装置のデータドライバ回路において、前記第2のラッチの保持内容を2度読みするとともに、一方の読み出しデータの極性を反転する極性反転手段を備えたことを特徴とし、または、インターレース方式の画像データの1表示行分に相当する容量をもつ第1及び第2のラッチを備え、1表示行分の前記画像データを第1のラッチに取り込んだ後、該第1のラッチから第2のラッチへと画像データを転送し、該第2のラッチの出力の階調に応じた階調電圧を選択して液晶セルに与える液晶表示装置のデータドライバ回路において、前記第2のラッチの保持内容を2度読みするとともに、前記一方の読み出しデータに対応する階調電圧の順番を入れ替える階調電圧入れ替え手段を備えたことを特徴とする。

【0009】

【作用】本発明では、第2のラッチから2度読みされたうちの一方の読み出しデータの極性が反転され、または、一方の読み出しデータに対応する階調電圧の順番が入れ替えられた後、これらの2度読みデータで2ライン表示が行われる。したがって、別途にラインメモリを備えることなく、擬似的なノンインターレース表示を実現できる。

【0010】

【実施例】以下、本発明の実施例を図面に基いて説明する。図2～図4は本発明に係る液晶表示装置のデータドライバ回路の第1実施例を示す図である。図2において、20はデータドライバであり、データドライバ20は、水平ドットクロックに同期したラッチ信号S1に従って液晶パネル26の1表示行（1スキャンライン）分の画素数に相当するアドレス（例えば640画素であれば1～640）を順次に発生するラッチアドレスセクタ21と、ラッチアドレスセクタ21で発生したアドレスに従ってインターレース方式の1表示行分（例えば640画素）の画像データを順次に取り込む第1のラッチ22と、第1のラッチ22への画像データの取り込み完了とほぼ同時に発生するラッチ信号S2に従って第1のラッチ22の保持内容（1表示行分の画像データ）を一度に取り込む第2のラッチ23と、第2のラッチ23の保持内容（1表示行分の画像データ）を2回にわたって読み出すとともにそのうちの1回のデータの極性を出力反転信号S3にตอบสนองして反転するデジタルデータ反転回路（極性反転手段）24と、デジタルデータ反転回路24の出力に基づいて複数の電圧 $V_0 \sim V_n$ の中から画素の階調に応じた電圧を選択し出力する電圧セクタ25とを備える。

【0011】26は例えば640×480画素の液晶パ

ネルであり、液晶パネル26は640本のデータライン $D_1 \sim D_{640}$ と480本のスキャンライン $W_1 \sim W_{480}$ とを交差状に配列し、各交差点にTFT（thin film transistor）液晶セルCiを接続して構成する。全てのスキャンライン $W_1 \sim W_{480}$ は、スキャンドライバ27によって1垂直走査期間の間に順次に選択される。選択スキャンラインに接続する640個の液晶セルに電圧セクタ25の出力（階調電圧）が書き込まれる。

【0012】図3はデータドライバ20のブロック図である。この図において、インターレース方式の画像データは、ラッチアドレスセクタ21で発生した1表示行分のアドレス1～640に従って順次に第1のラッチ22に取り込まれる。この1表示行分の画像データ（以下、x行画像データ）は、ラッチ信号S2のタイミングで第2のラッチ23に転送されると同時に、デジタルデータ反転回路24を通して電圧セクタ25に与えられるが、この時点では、出力反転信号S3はまだアクティブでなく、データの極性反転は行われない。このため、第2のラッチ23に取り込まれたx行画像データに基づいて階調電圧が選択され、液晶パネルのデータライン $D_1 \sim D_{640}$ に与えられる。

【0013】所定のタイミングで出力反転信号S3がアクティブ（例えば論理1）になると、デジタルデータ反転回路24の出力、すなわち第2のラッチ23に取り込まれていたx行画像データの極性が反転され、電圧セクタ25に与えられる。このため、極性反転されたx行画像データに基づいて階調電圧が選択され、液晶パネルのデータライン $D_1 \sim D_{640}$ に与えられる。

【0014】したがって、1表示行分の画像データの極性を入れ替えながら連続2ライン表示を行うことができ、擬似的なノンインターレース表示を実現できる。その結果、インターレース方式の画像データを液晶表示する場合の不具合、すなわち2重画像やフリッカを回避でき、しかも、ラインメモリ等の記憶手段が不要であり、回路構成を簡素化して装置コストを低減することができる。

【0015】なお、図4は極性反転手段としてのデジタルデータ反転回路24の好ましい構成例であり、1表示行分の画素数（例えば640）×n（n：1画素の階調を示すビット数）と同数の排他的論理和ゲート $G_1 \sim G_{640 \cdot n}$ を備えた例である。各ゲート的一方の入力端子を共通にして出力反転信号S3を与え、他方の入力端子のそれぞれに1表示行分の画像データ（各画素のデータ）を与える。出力反転信号S3が論理0であれば、画像データの極性はそのまま各ゲートから出力されるが、論理1にすると、極性が反転された画像データが出力される。

【0016】図5～図7は本発明に係る液晶表示装置のデータドライバ回路の第2実施例を示す図である。なお、第1実施例と同じ回路要素には同一の符号を付して

ある。本実施例では、第2のラッチ23の出力を電圧セレクト25に直接入力する点と、液晶印加電圧反転回路30を備える点で上記の第1実施例と異なる。液晶印加電圧反転回路30は階調電圧入れ替え手段として機能するもので、出力反転信号S3に従って階調設定用の複数の電圧（液晶印加電圧） $V_0 \sim V_n$ の順番を入れ替える。ここで、 V_0 は階調0に対応する電圧（例えば+2V）、 V_n は階調nに対応する電圧（例えば+5V）であり、 V_0 と V_n の間は階調数に応じた多段階電圧になっている。

【0017】図7は液晶印加電圧反転回路30の好ましい構成例であり、電圧の数と同数のスイッチ素子 $SW_0 \sim SW_n$ を備え、全てのスイッチ素子の接点を出力反転信号S3の論理に従って同時に切り替えるようにしたものである。図示の接点位置は、出力反転信号S3が例えば論理0のときのもので、例えば SW_0 を通して電圧 V_0 が取り出され、あるいは SW_n を通して電圧 V_n が取り出される。すなわち、この場合の出力電圧の並びは入力電圧と同じ並びであり、階調0には電圧「 V_0 」が、…、階調nには電圧「 V_n 」が割り当てられる。

【0018】一方、出力反転信号S3が論理1になると、 SW_0 を通して電圧 V_n が取り出され、あるいは SW_n を通して電圧 V_0 が取り出される。すなわち、この場合の出力電圧の並びは入力電圧と逆順になるように入れ替えられ、上記とは逆に、階調0には電圧「 V_n 」が、…、階調nには電圧「 V_0 」が割り当てられる。したがって、本実施例によっても、1表示行分の画像データの階調を入れ替えながら連続2ライン表示を行うことができ、擬似的なノンインターレース表示を実現できる。そ

の結果、インターレース方式の画像データを液晶表示する場合の不具合、すなわち2重画像やフリッカを回避でき、しかも、ラインメモリ等の記憶手段が不要であるから、回路構成を簡素化して装置コストを低減することができる。

【0019】

【発明の効果】本発明によれば、1ラインの表示データの極性を反転でき、または、1ラインの表示データの階調電圧の順番を入れ替えることができ、ラインメモリを不要にして擬似的なノンインターレース表示を実現できる。

【図面の簡単な説明】

【図1】本発明の原理図である。

【図2】第1実施例の要部構成図である。

【図3】第1実施例のデータドライバのブロック図である。

【図4】第1実施例のデータ反転回路の構成図である。

【図5】第2実施例の要部構成図である。

【図6】第2実施例のデータドライバのブロック図である。

【図7】第2実施例の階調電圧反転回路の構成図である。

【図8】先願に係る液晶表示装置の要部構成図である。

【符号の説明】

22：第1のラッチ

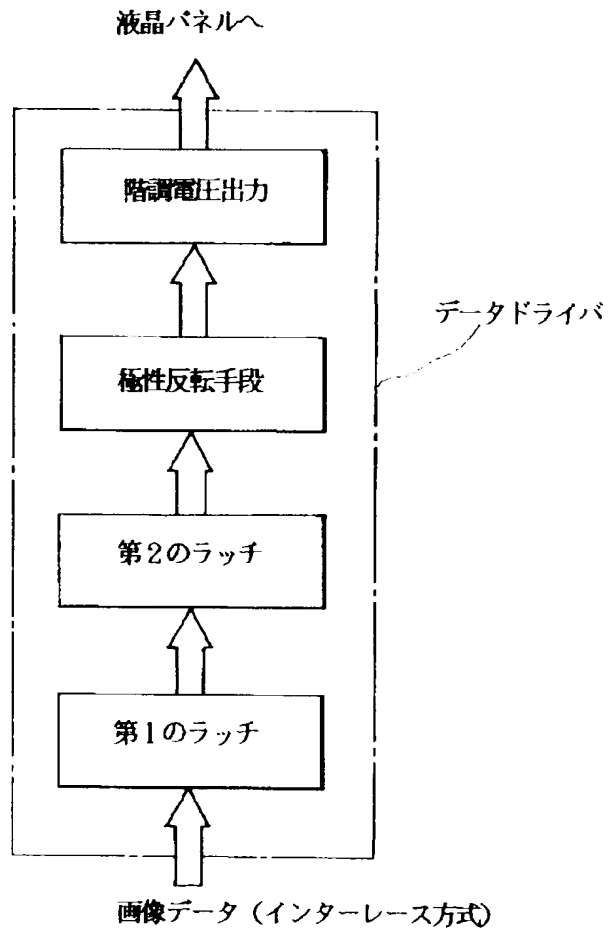
23：第2のラッチ

24：デジタルデータ反転回路（極性反転手段）

30：液晶印加電圧反転回路（階調電圧入れ替え手段）

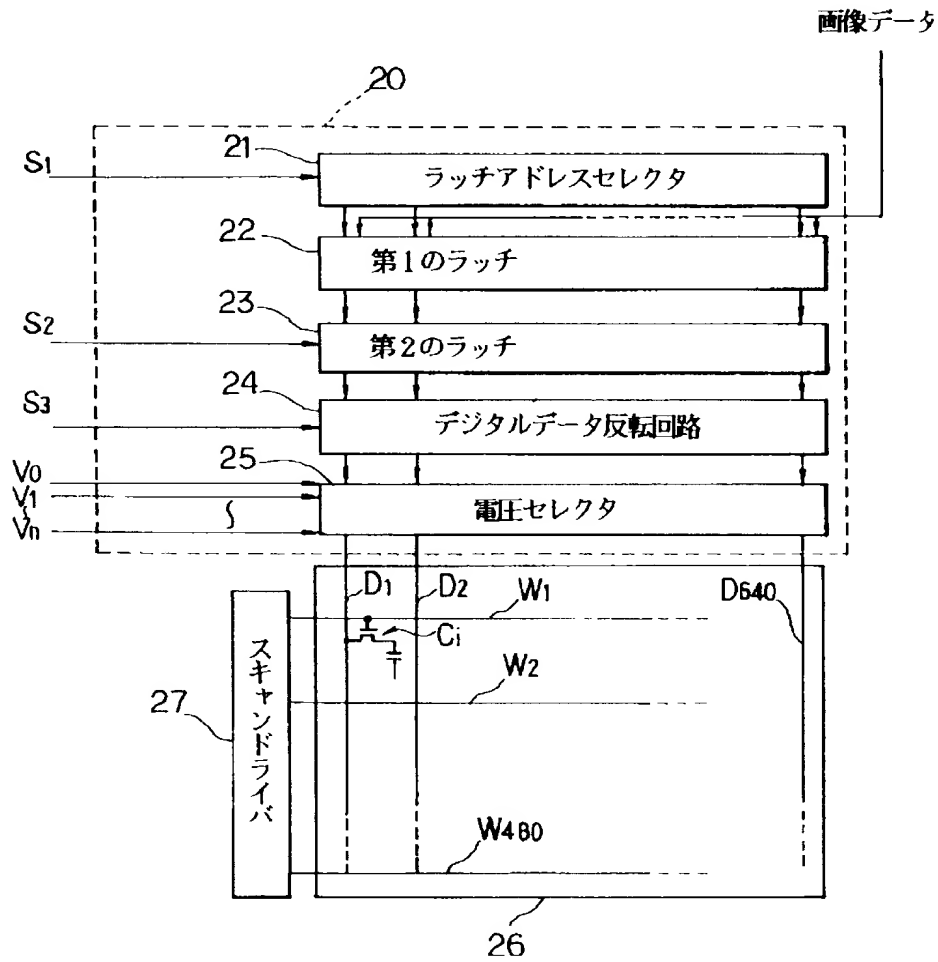
【図1】

本発明の原理図



【図2】

第1実施例の要部構成図



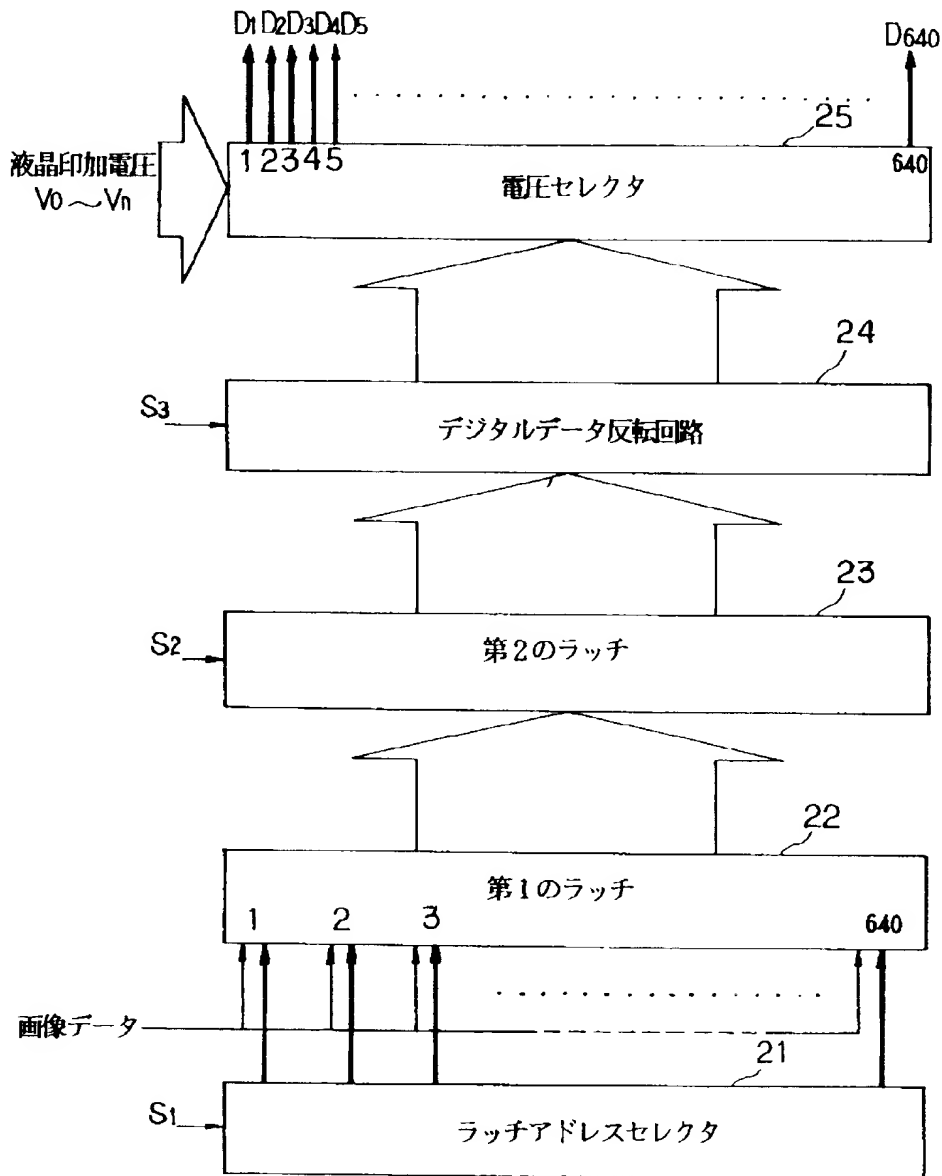
22:第1のラッチ

23:第2のラッチ

24:デジタルデータ反転回路(極性反転手段)

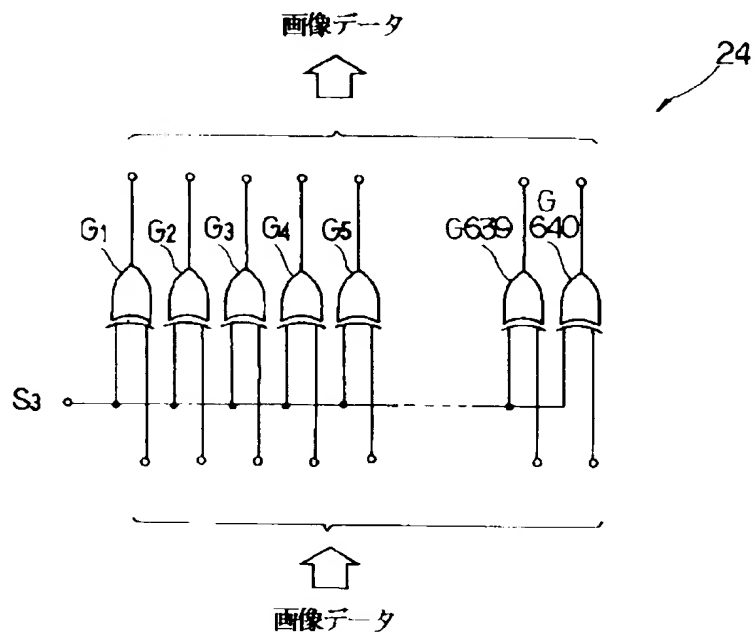
【図3】

第1実施例のデータドライバのブロック図



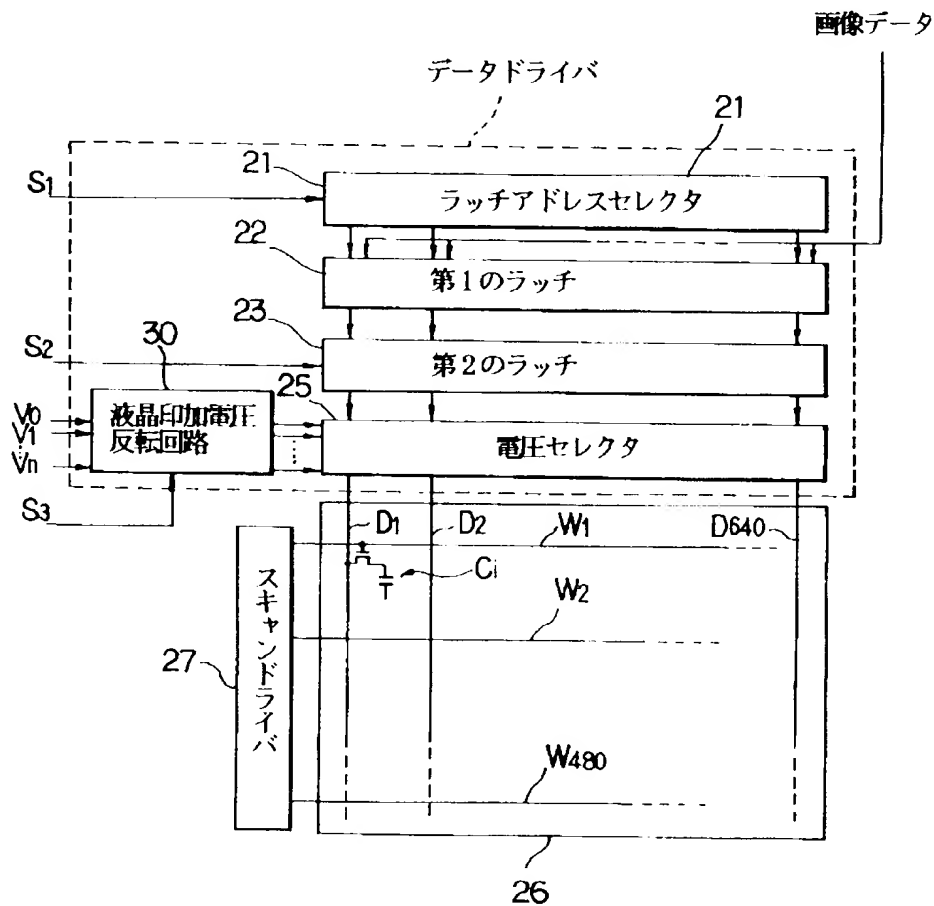
【図4】

第1実施例のデータ反転回路の構成図



【図5】

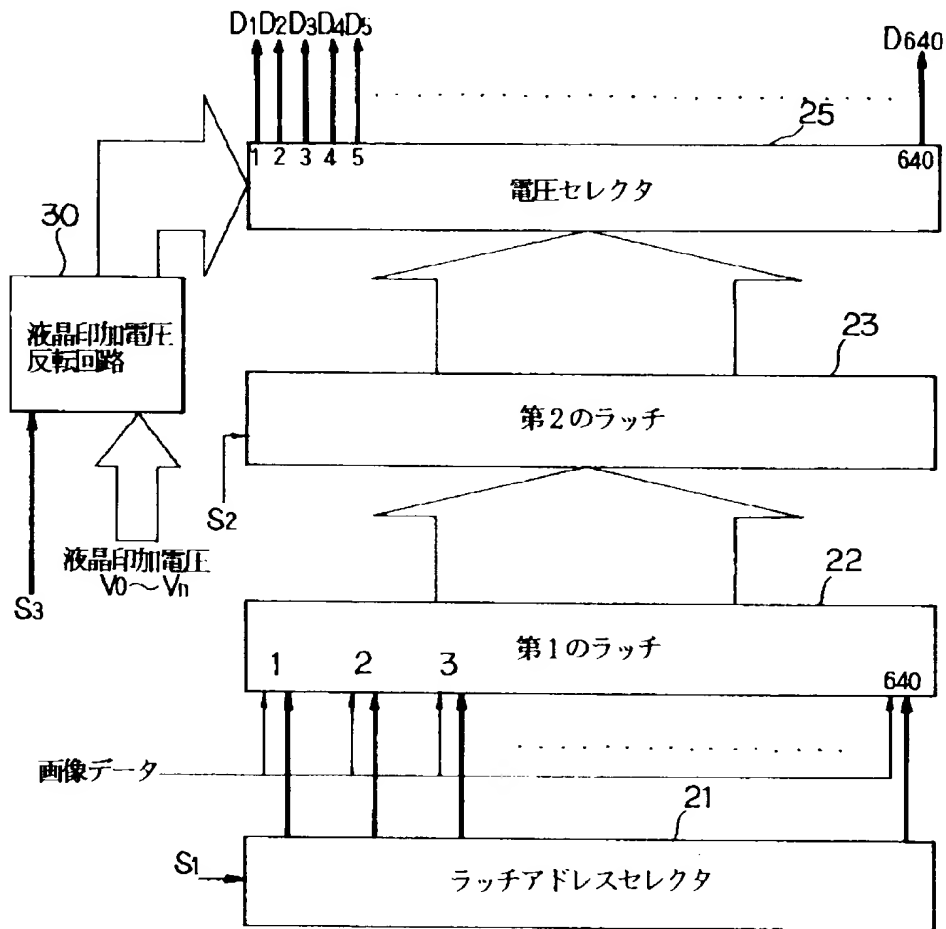
第2実施例の要部構成図



30:液晶印加電圧反転回路（階調電圧入れ替え手段）

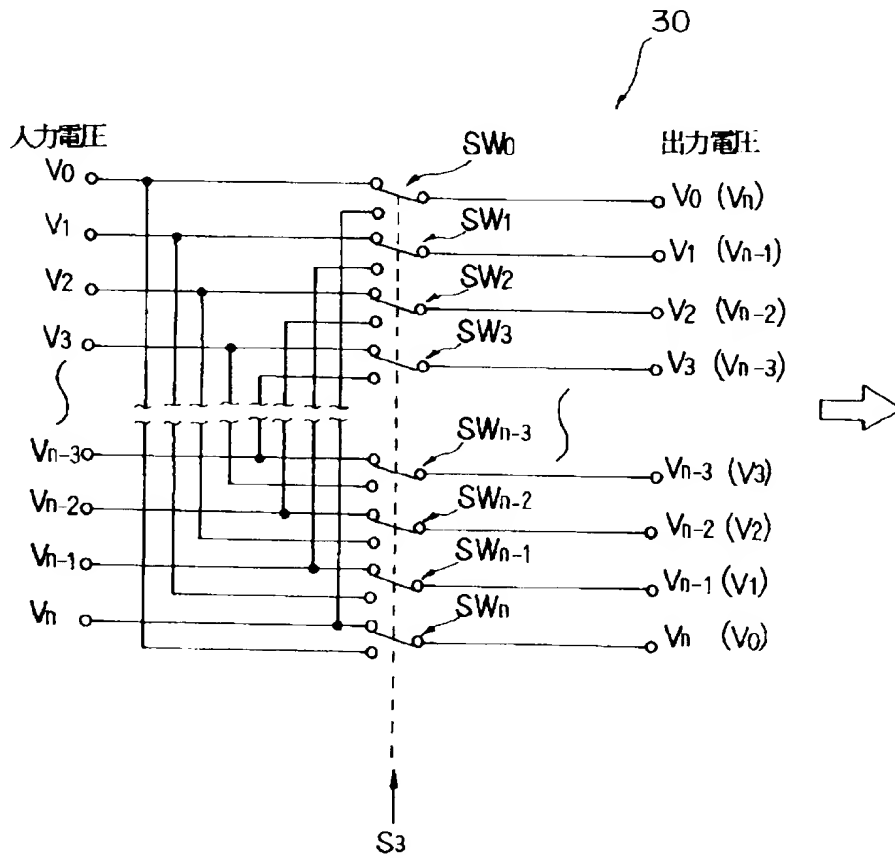
【図6】

第2実施例のデータドライバのブロック図



【図7】

第2実施例の階調電圧反転回路の構成図



【図8】

先願に係る液晶表示装置の要部構成図

